

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 01160367
PUBLICATION DATE : 23-06-89

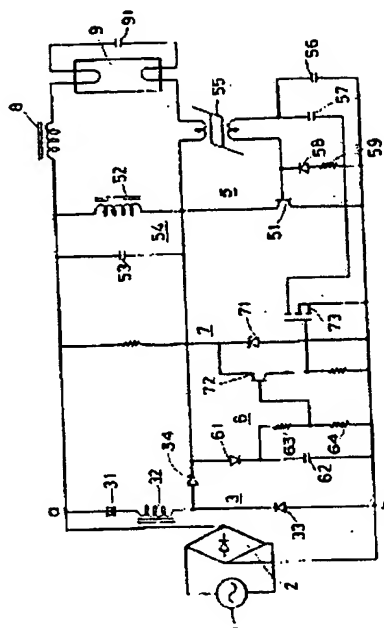
APPLICATION DATE : 17-12-87
APPLICATION NUMBER : 62317463

APPLICANT : TOSHIBA ELECTRIC EQUIP CORP;

INVENTOR : AOIKE MINAKI;

INT.CL. : H02M 7/48 H05B 41/24 H05B 41/29

TITLE : INVERTER



ABSTRACT : PURPOSE: To provide high input power factor by making more delay of response of control action than a half period of AC power supply and raising slowly when the oscillating voltage is raising.

CONSTITUTION: A switching circuit of inverter-applied discharge lamp integrates a full-rectified circuit 2 which connects to AC power supply 1 and supplies non-smoothing DC current from this part for inverter 5 together with for the series circuits which are composed of capacitor 31 for power accumulation, inductor 32 and diode 33 of the partly smoothed circuit 3. Peak voltage detector 6 and frequency control circuit 7 are also provided. Inverter 5 consists of main switching transistor(Tr) 51, parallel oscillating circuit 54 composed of inductor 52 and capacitor 53, saturable current transformer 55 for plus feedback and capacitors 56-57. Peak voltage detector 6 detects the peak voltage of collector voltage (Tr) 51 and transfers it to frequency control circuit 7. By this reason, the total envelope of waveforms are similar to the DC power supply when the input voltage is low and the oscillating voltage raising.

COPYRIGHT: (C)1989,JPO&Japio

⑩ 特許出願公開

平1-160367

④公開 平成1年(1989)6月23日

審査請求 未請求 発明の数 1 (全 6 頁)

出 明 昭62(1987)12月17日

| | | | | | | | |
|----|---|---|-----------|---|---|-----------------|-----------|
| ②発 | 明 | 者 | 清 | 水 | 一 | 東京都港区三田1丁目4番28号 | 東芝電材株式会社内 |
| ②発 | 明 | 者 | 乾 | 健 | 一 | 東京都港区三田1丁目4番28号 | 東芝電材株式会社内 |
| ②発 | 明 | 者 | 青 | 池 | 南 | 東京都港区三田1丁目4番28号 | 東芝電材株式会社内 |
| ③出 | 願 | 人 | 東芝電材株式会社 | | | 東京都港区三田1丁目4番28号 | |
| ④代 | 理 | 人 | 弁護士 伊東 哲也 | | | 外1名 | |

Page 1 of 2

分のみを平滑するもので、第2図(a)に示すような波形の直流電圧を出力する。この電圧装置は、コンデンサ入力型の整流回路に比べて、平滑用コンデンサに流れる電流が少ないため、入力力率が高い。

ところが、このような部分平滑または谷埋め平滑方式の電源装置を直流電源として動作するインバータにおいて、負荷により発生する出力電圧やスイッチング素子への印加電圧等の電圧（以下、電極電圧という）を制御する場合、制御の動作または応答を速くすると、入力力率が悪化するという不都合があった。例えば、スイッチング素子に印加されるピーク電圧を制御する場合、動作が遅ければ入力電圧にサージが重畳した場合に速やかに応答してスイッチング素子へのストレスを減少または防止させることができるが入力力率が悪化する。一方、動作が遅ければ入力力率は良いがサージに 대응できない。第2図（c）は、制御動作が遅い場合の電極電圧の包絡線波形を示す。このよう

本発明によれば、発振電圧を上昇させる場合、制御動作の応答を交流電源の半周期より遅くしたため、発振電圧は包絡線形が入力直流電圧とほぼ同じ波形に保たれたまま緩やかに上昇する。したがって、部分平滑または谷埋め平滑方式の直流電源を用いた場合、交流入力電流波形は実質的に変化せず、これらの平滑方式の長所である高入力力率が保たれる。一方、発振電圧を低下させる動作は従来通りであり、遅い程良い。

以下図面を用いて本発明の実施例を説明する。
第1図は本発明の一実施例に係るインバータを用いた放電灯点灯装置の構成を示す。同図におい

本発明の目的は、上述の従来形における問題点に鑑み、交流電源を整流した直流電源により動作するとともに、発振電圧を制御するインバータにおいて、上記交流電源に対する入力効率を高く保つことにある。

上記目的を達成するため本発明では、交流電源を整流した直流電源により動作するとともに、発振電圧を制御するインバータにおいて、この発振電圧を上昇させる制御動作の応答時間を上記交流電源の半周期より長くするとともに、この発振電圧を低下させる制御動作の応答時間を上昇させる動作より短くしたことを特徴とする。

本発明において、発振周波数は、特に、制限はないが、可聴周波数より高い周波数である20~100kHzが好ましく用いられる。

て、1は交流電源で、この交流電源1に整流装置例えば全波整流回路2を接続し、以降の回路にはこの整流回路2からの非平滑直流（整流出力）を供給する。この整流出力端子a、b間に、部分平滑回路3の電力器種用コンデンサ31、インダクタ32およびアイソレート用ダイオード33からなる遊列回路を接続するとともに、インバクタ5を接続している。6はピーク電圧検出回路、7は周波数制御回路である。

インバータ5は、主スイッチング素子であるトランジスタ51、正側整流出力端子aとトランジスタ51との間に接続されたインダクタ52とコンデンサ53とからなる並列（電圧）共振回路54、負側電流を抽出してトランジスタ51のベースに正帰還する可飽和整流トランス（CT）55、およびコン

Page 1 of 2

ス駆動回路の作用により定まる周波数 f_1 で発振を継続する。ここで、発振周波数 f_1 は、ランプ起動時およびランプ点灯時にかかわらず常に上記電圧共振回路64の共振周波数 f_1 より高目となるように設定されているものとする。

周波数制御回路7においては、ピーク電圧検出回路6の出力電圧 V_p/n がトランジスタ12のベースに印加される。トランジスタ13のエミッタはゼナードイオード71のゼナ電圧である基準電圧 V_{ref} にバイアスされており、電圧 V_p が基準電圧 V_{ref} からトランジスタ12のベース・エミッタ電圧 V_{se} を差し引いた電圧の n 倍である($V_{ref} - V_{se}$) $\times n$ より大きければトランジスタ12はオフし、FET13がオフする。これにより、インバ

一方、ピーク電圧 V_p が設定電圧 V_{set} より上昇すると、回路各部が上記とは逆に動作してピーク電圧 V_p は低下する。この場合、コンデンサ C_2

このインパクタ51において、トランジスタ51のオフ期間は上記トランジスタ51のコレクタに接続された負荷回路および電圧共振回路54等からなる回路の共振周波数により定まるため、一定である。しかし、オン期間は、CT55およびコンデンサ56、57に流れるトランジスタ51のベース電流により定まる。そして、このトランジスタ51のベース電流は、CT55の2次巻線に対しトランジスタ51のベースと直列に接続されるコンデンサ58、57およびFET13の等価インピーダンスならびにCT55の飽和レベルにより定まる。したがって、FET13のインピーダンスを変換することにより、インパクタ51の共振周波数を ω_1 を可変することができる。

このように、このインパータにおいては、入力率を損なうことなく、トランジスタ51のコレクタ・エミッタ間電圧のピーク値を安定化することができる。また、入力電圧にサージが重畳し、それがトランジスタ51のコレクタ・エミッタ間に印加されようとする、このサージをダイオード61とコンデンサ62との直列回路側にバイパスするため、急峻なサージはこの直列回路により吸収する。このように、急峻なサージはダイオード61とコンデンサ62との直列回路により、また幅の広いサージであって上記直列回路により吸収しきれなかった分については上記安定化動作により吸収することができ、トランジスタ51を劣化または破壊から保護することができる。

特開平1-160367 (5)

〔発明の適用例〕

なお、本発明は上述の実施例に限定されることなく、適宜変形して実施することができる。例えば上述においては、共振電圧を上昇させる側の時定数をピーク電圧検出用のコンデンサ61と抵抗63、64により設定しているが、FET73のゲート等、他の部分に時定数回路を設けるようにしてもよい。また、上述のコンデンサ62の代わりにセラミックバリスタを用いることにより、サージ入力時は本発明のバリスタとして作用させるとともに、定常動作時はセラミックバリスタをピーク電圧検出用のコンデンサとして用いることができる。また、本発明は第1図に示す自励式インバータに限らず、他の公知の自励式および他励式のインバータに適用することもできる。

〔効果〕

したがって、本発明によれば、部分平滑や谷間め平滑のような脈動波形が直流電源として入力された場合、入力電圧が低く共振電圧を上昇させるときは全体の包絡線が直流電源波形とほぼ相似

になり、高入力力率が保たれる。

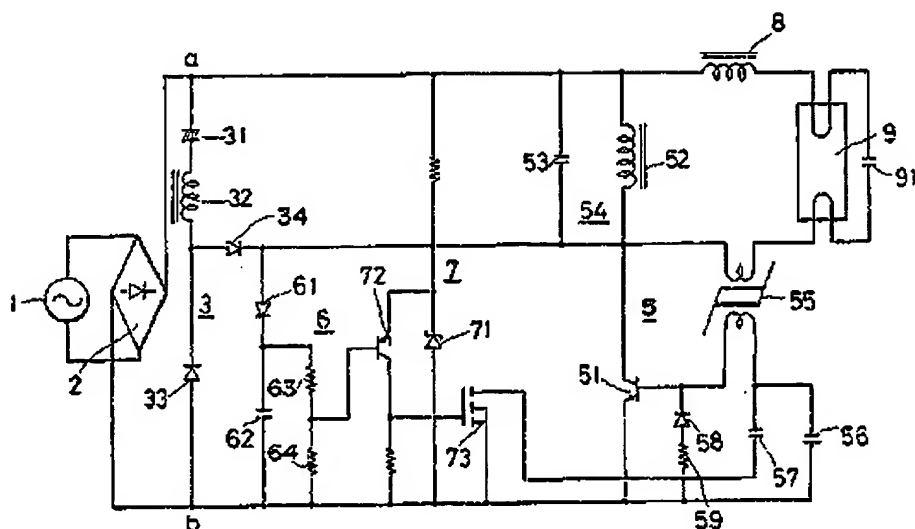
4. 図面の簡単な説明

第1図は、本発明の一実施例に係る他励式インバータを適用した放電灯点灯装置の回路図、

第2図は、インバータの各極の電圧波形図であり、(a)は入力電圧波形、(b)は第1図におけるトランジスタ51のコレクタ・エミッタ間電圧波形図、(c)は発光装置における(b)と同様の図である。


1：交流電源、2：整流回路、3：部分平滑回路、5：インバータ、6：ピーク電圧検出回路、7：周波数制御回路、51：トランジスタ、61：ダイオード、62：コンデンサ、63、64：抵抗。

特許出願人 東芝電材株式会社
代理人 弁理士 伊東哲也
代理人 弁理士 池内義明



第 1 図

(c)  (呼吸数小)
(制御あり)

(b)  (附) 御 子 丸

(a)

第 2 図